

대한민국 특허청
KOREAN INTELLECTUAL
PROPERTY OFFICE

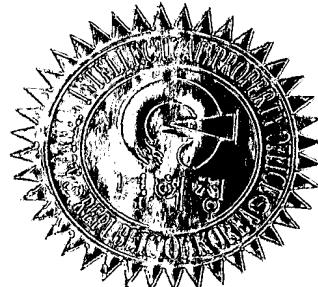
별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

출원번호 : 10-2002-0082661
Application Number

출원년월일 : 2002년 12월 23일
Date of Application

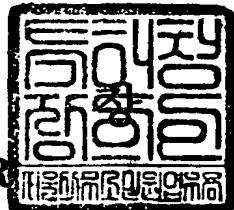
출원인 : 주식회사 하이닉스반도체
Applicant(s) Hynix Semiconductor Inc.



2003 년 05 월 21 일

특허청

COMMISSIONER



【서지사항】

【서류명】	특허출원서		
【권리구분】	특허		
【수신처】	특허청장		
【참조번호】	0022		
【제출일자】	2002. 12.23		
【발명의 명칭】	반도체 소자의 듀얼 다마신 패턴 형성 방법		
【발명의 영문명칭】	Method of forming a dual damascene pattern in a semiconductor device		
【출원인】			
【명칭】	(주)하이닉스 반도체		
【출원인코드】	1-1998-004569-8		
【대리인】			
【성명】	신영무		
【대리인코드】	9-1998-000265-6		
【포괄위임등록번호】	1999-003525-1		
【발명자】			
【성명의 국문표기】	최재성		
【성명의 영문표기】	CHOI, Jae Sung		
【주민등록번호】	690228-1066821		
【우편번호】	361-201		
【주소】	충청북도 청주시 흥덕구 분평동 주공 6차 아파트 603-1303		
【국적】	KR		
【심사청구】	청구		
【취지】	특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사 를 청구합니다. 대리인 신영무 (인)		
【수수료】			
【기본출원료】	16	면	29,000 원
【가산출원료】	0	면	0 원
【우선권주장료】	0	건	0 원
【심사청구료】	7	항	333,000 원
【합계】	362,000 원		
【첨부서류】	1. 요약서·명세서(도면)_1통		

【요약서】**【요약】**

본 발명은 반도체 소자의 듀얼 다마신 패턴 형성 방법에 관한 것으로, 비아홀보다 트렌치를 먼저 형성하는 듀얼 다마신 공정에서 트렌치를 형성한 후, 해상력이 저하되는 것을 방지하기 위하여 포토레지스트를 얇게 도포한 상태에서 노광 및 현상 공정으로 비아홀 영역이 정의된 포토레지스트 패턴을 형성한 다음 포토레지스트 패턴의 식각 내성을 향상시킴으로써, 트렌치 영역에서 포토레지스트 패턴의 두께에 의해 해상력이 저하되는 것을 방지함과 동시에 우수한 식각 내성에 의해 얇은 포토레지스트 패턴으로도 원활하게 식각 공정을 진행하여 전체 공정의 신뢰성을 향상시킬 수 있는 반도체 소자의 듀얼 다마신 패턴 형성 방법이 개시된다.

【대표도】

도 2f

【색인어】

듀얼 다마신 패턴, 포토레지스트 패턴, 막두께, 해상력, 식각 내성

【명세서】**【발명의 명칭】**

반도체 소자의 듀얼 다마신 패턴 형성 방법{Method of forming a dual damascene pattern in a semiconductor device}

【도면의 간단한 설명】

도 1a 내지 도 1d는 종래 기술에 따른 반도체 소자의 듀얼 다마신 패턴 형성 방법을 설명하기 위한 소자의 단면도들이다.

도 2a 내지 도 2f는 본 발명의 실시예에 따른 반도체 소자의 듀얼 다마신 패턴 형성 방법을 설명하기 위한 소자의 단면도들이다.

<도면의 주요 부분에 대한 부호의 설명>

101, 201 : 반도체 기판 102, 202 : 층간 절연막

103, 203 : 제1 포토레지스트 패턴

104, 204 : 트렌치 105, 205 : 제2 포토레지스트 패턴

205a : 경화된 제2 포토레지스트 패턴

206 : 고분자 용액 코팅막 106, 207 : 비아홀

107, 208 : 듀얼 다마신 패턴

【발명의 상세한 설명】**【발명의 목적】****【발명이 속하는 기술분야 및 그 분야의 종래기술】**

<10> 본 발명은 반도체 소자의 듀얼 다마신 패턴 형성 방법에 관한 것으로, 특히 포토레지스트 패턴을 형성하기 위한 노광 및 현상 공정의 해상력을 향상시킬 수 있는 반도체 소자의 듀얼 다마신 패턴 형성 방법에 관한 것이다.

<11> 최근 지속적으로 공정 기술이 발전하여 디자인 룰이 감소하면서 반도체 소자가 집적화 됨에 따라, 배선 저항이나 배선 간의 기생 커패시턴스가 소자의 동작 속도를 결정하는 결정적인 요인으로 작용한다. 최근에는 Al 대신에 Cu를 이용하여 금속 배선을 형성하는 공정이 차세대 소자의 배선 공정으로 각광을 받고 있다.

<12> 하지만, 구리의 식각 특성이 매우 열악하기 때문에 Cu를 이용하여 배선을 형성하는 데 어려움이 있다. 이를 해결하기 위한 방법으로 듀얼 다마신 공정과 전기 도금법을 적용하여 구리뿐만 아니라 식각 특성이 열악한 금속 물질을 이용하여 금속 배선을 형성하고 있다. 듀얼 다마신 공정의 진행 과정을 좀 더 구체적으로 설명하면 다음과 같다.

<13> 도 1a 내지 도 1d는 종래 기술에 따른 반도체 소자의 듀얼 다마신 패턴 형성 방법을 설명하기 위한 소자의 단면도들이다.

<14> 도 1a를 참조하면, 반도체 소자를 형성하기 위하여 트랜지스터나 플래시 메모리 셀과 같은 여러 요소(도시되지 않음)가 형성된 반도체 기판(101) 상부에 층간 절연막(102)

을 형성한다. 이어서, 층간 절연막(102) 상부에 레지스트를 도포하고 노광 및 현상 공정을 통해 트렌치 영역이 정의된 제1 포토레지스트 패턴(103)을 형성한다.

<15> 도 1b를 참조하면, 제1 포토레지스트 패턴(도 1a의 103)을 통해 노출된 영역의 층간 절연막(102)을 소정의 깊이까지 식각하여 트렌치(104)를 형성한다. 이후, 제1 포토레지스트 패턴을 제거한다.

<16> 도 1c를 참조하면, 층간 절연막(102) 상부에 레지스트를 도포하고 노광 및 현상 공정을 통해 비아홀 영역이 정의된 제2 포토레지스트 패턴(105)을 형성한다.

<17> 도 1d를 참조하면, 제2 포토레지스트 패턴(도 1c의 105)을 통해 노출된 영역의 층간 절연막(102)을 식각하여 하부의 접합부(도시되지 않음)가 노출되도록 비아홀(106)을 형성한다. 이후, 제2 포토레지스트 패턴을 제거한다. 이로써, 트렌치(104) 및 비아홀(106)로 이루어진 듀얼 다마신 패턴(107)이 형성된다.

<18> 이후, 도면에는 도시되어 있지 않지만, 후속 공정에서 형성될 금속 배선의 금속 성분이 층간 절연막으로 침투하는 것을 방지하기 위하여 층간 절연막의 표면에 장벽 금속 층을 형성한 후, 비아 및 트렌치 내부에만 금속 시드층을 형성하고 전기 도금법으로 비아 및 트렌치를 금속 물질로 매립하여 금속 배선을 형성한다. 금속 배선이 형성된 후에는, 추가로 화학적 기계적 연마 공정을 실시하여 비아 및 트렌치 이외의 층간 절연막 상부에 형성된 얇은 금속막을 제거한다.

<19> 상기에서와 같이, 트렌치를 먼저 형성하는 듀얼 다마신 공정은 다른 방식의 듀얼 다마신 공정에 비하여 공정이 단순하고 식각 공정상의 문제점이 적기 때문에 재현성이 높은 공정 방식 중 하나로 인정받았다. 하지만, 리소그라피(Lithography)

측면에서 보면, 비아홀보다 트렌치를 먼저 형성하는 듀얼 다마신 공정은 트렌치에 의해 단차가 발생된 상태에서 비아홀 영역을 정의하기 위한 제2 포토레지스트 패턴을 형성해야 한다. 이로 인해, 도 1c에서와 같이, 트렌치 영역에서는 포토레지스트 패턴이 두껍게 형성되기 때문에 해상력(Resolution)에 치명적인 영향을 주는 문제점이 발생되며, 이를 극복하기가 어려워 최근에는 거의 사용되지 못하는 공정방식으로 인식되고 있다.

【발명이 이루고자 하는 기술적 과제】

<20> 따라서, 본 발명은 상기의 문제점을 해결하기 위하여 비아홀보다 트렌치를 먼저 형성하는 듀얼 다마신 공정에서 트렌치를 형성한 후, 해상력이 저하되는 것을 방지하기 위하여 포토레지스트를 얇게 도포한 상태에서 노광 및 현상 공정으로 비아홀 영역이 정의된 포토레지스트 패턴을 형성한 다음 포토레지스트 패턴의 식각 내성을 향상시킴으로써, 트렌치 영역에서 포토레지스트 패턴의 두께에 의해 해상력이 저하되는 것을 방지함과 동시에 우수한 식각 내성에 의해 얇은 포토레지스트 패턴으로도 원활하게 식각 공정을 진행하여 전체 공정의 신뢰성을 향상시킬 수 있는 반도체 소자의 듀얼 다마신 패턴 형성 방법을 제공하는데 그 목적이 있다.

【발명의 구성 및 작용】

<21> 본 발명의 실시예에 따른 반도체 소자의 듀얼 다마신 패턴 형성 방법은 충간 절연막이 형성되고, 충간 절연막에는 소정의 패턴으로 트렌치가 형성된 반도체 기

판이 제공되는 단계와, 트렌치에 비아홀 영역이 정의된 포토레지스트 패턴을 형성하는 단계와, 전체 상부에 교차 결합 가능 물질이나 라디컬 제네레이터가 포함된 고분자 용액 코팅막을 형성하는 단계와, 식각 내성이 증가하도록 베이킹 공정으로 교차 결합 가능 물질이나 라디컬 제네레이터를 포토레지스트 패턴의 폴리머와 반응시켜 경화된 포토레지스트 패턴을 형성하는 단계와, 고분자 용액 코팅막을 제거하는 단계 및 식각 공정으로 층간 절연막에 비아홀을 형성하는 단계를 포함하며, 경화된 포토레지스트 패턴에 의해 식각 내성이 증가되는 것만큼 상대적으로 포토레지스트 패턴을 얇게 형성한다.

<22> 상기에서, 레지스트로 교환 결합 가능 물질이 포함된 레지스트 또는 노광 활성기 발생물이 포함된 레지스트를 도포하여 고분자 화합물과 혼합되는 것을 방지할 수 있다. 이때, 교환 결합 가능 물질은 다기능 에테르나 다기능 알킬 할로 화합물이며, 다기능 에테르는 메틸 에테르 또는 에틸 에테르일 수 있다. 노광 활성기 발생물은 썬멀 라디컬 제네레이터나 그 유도체일 수 있다.

<23> 한편, 고분자 용액 코팅막은 수용성 고분자 용액으로 형성하며, 용매로는 탈이온수를 사용할 수 있다.

<24> 베이킹 공정은 오븐이나 핫플레이트 가열 방식으로 실시하며, 50 내지 250°C에서 실시할 수 있다.

<25> 이하, 첨부된 도면을 참조하여 본 발명의 바람직한 실시예를 설명하기로 한다. 그러나, 본 발명은 이하에서 개시되는 실시예에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 수 있으며, 단지 본 실시예는 본 발명의 개시가 완전하도록 하며 통상의

지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이다. 한편, 도면상에서 동일 부호는 동일한 요소를 지칭한다.

<26> 도 2a 내지 도 2f는 본 발명의 실시예에 따른 반도체 소자의 듀얼 다마신 패턴 형성 방법을 설명하기 위한 소자의 단면도들이다.

<27> 도 2a를 참조하면, 반도체 소자를 형성하기 위하여 트랜지스터나 플래시 메모리 셀과 같은 여러 요소(도시되지 않음)가 형성된 반도체 기판(201) 상부에 층간 절연막(202)을 형성한다. 이어서, 층간 절연막(202) 상부에 레지스트를 도포하고 노광 및 현상 공정을 통해 트렌치 영역이 정의된 제1 포토레지스트 패턴(203)을 형성한다.

<28> 도 2b를 참조하면, 제1 포토레지스트 패턴(도 2a의 203)을 통해 노출된 영역의 층간 절연막(202)을 소정의 깊이까지 식각하여 트렌치(204)를 형성한다. 이후, 제1 포토레지스트 패턴을 제거한다.

<29> 도 2c를 참조하면, 층간 절연막(202) 상부에 레지스트를 도포하고 노광 및 현상 공정을 통해 비아홀 영역이 정의된 제2 포토레지스트 패턴(205)을 형성한다. 이때, 트렌치가 형성된 영역에서 제2 포토레지스트 패턴(205)이 두껍게 형성되면 노광 및 현상 공정 시 해상력이 저하될 수 있으므로, 이를 방지하기 위하여 제2 포토레지스트 패턴(205)을 최대한 얇게 형성해야 한다. 한편, 제2 포토레지스트 패턴(205)을 너무 얇게 형성하면, 비아홀을 형성하기 위한 후속 식각 공정 시 반도체 기판(201) 상부에 형성된 제2 포토레지스트 패턴이 제거되면서 반도체 기판(201)의 표면에 식각 손상이 발생될 수 있다. 따라서, 제2 포토레지스트 패턴(205)의 두께는 후속 공정에서 경화된 상태의 식각 내성을 고려하여 결정한다.

<30> 도 2d를 참조하면, 제2 포토레지스트 패턴(205)을 경화시키기 위하여 전체 상부에 고분자 용액을 수핀 코팅 방식으로 도포하여 고분자 용액 코팅막(206)을 형성한다. 이때, 고분자 용액은 교차 결합 가능 물질(Crosslinkable Agent)이나 라디컬 제네레이터(Radical Generator)가 포함된 고분자 용액을 사용한다. 단, 이 경우 사용하는 고분자 용액은 리소그라피 공정에서 일반적으로 사용하는 상부 반사 방지 코팅막(Top Anti Reflective Coating; 도시되지 않음)과 비슷하도록 수용성 고분자 용액을 사용하며, 용매로는 탈이온수(DI water)을 사용한다. 이렇게 물을 용매로 하는 수용성 고분자 용액의 경우, 더블 코팅(Double coating)을 할 경우에 기존 상부 반사 방지 코팅막 물질과 같이 제2 포토레지스트 패턴(205)과의 혼합을 방지하면서 코팅이 가능하다.

<31> 상기에서, 교차결합 가능 물질로는 다기능 에테르(Multi-Functional Ether)나 다기능 알킬 할로 화합물(Multi-Functional Alkyl Halo Compound)을 사용할 수 있다. 이때, 다기능 에테르로는 메틸 에테르(Methyl Ether) 또는 에틸 에테르(Ethyl Ether)를 사용할 수 있다. 다기능 알킬 할로 화합물로는 알킬 크롤로 화합물(Alkyl Chloro Compound), 알킬 브로모 화합물(Alkyl Bromo Compound), 알킬 이오도 화합물(Alkyl Iodo Compound)을 사용할 수 있다.

<32> 한편, 라디컬 제네레이터로는 AIBN와 같은 써멀 라디컬 제네레이터나 그 유도체를 사용할 수 있다.

<33> 도 2e를 참조하면, 식각 내성이 증가하도록 베이킹 공정으로 열처리를 실시하여 제2 포토레지스트 패턴(도 2d의 205)을 경화시켜 경화된 제2 포토레지스트 패턴(205a)을 형성한다. 이때, 열처리는 오븐(Oven)이나 핫플레이트(Hot Plate) 가열 방식으로 실시할 수 있으며, 50 내지 250°C에서 실시하는 것이 바람직하다. 이후, 탈이온수(De-Ionized

Water)를 이용한 세정 공정으로 반응하지 않고 기판(201) 상에 잔류하는 고분자 코팅막(도 2d의 206)을 제거한다. 여기서, 열처리에 의해 경화된 제2 포토레지스트 패턴(205a)이 형성되는 원리를 설명하면 다음과 같다,

<34> 도 2d에서 교환 결합 가능 물질이 포함된 수용성 고분자 용액 코팅막(도 2d의 206)을 형성한 경우에는, 열처리에 의해 고분자 용액 코팅막(도 2d의 206)으로부터 제2 포토레지스트 패턴(도 2d의 205)으로 교차결합 물질의 확산이 이루어지고, 제2 포토레지스트 패턴(도 2d의 205) 내부로 확산(Diffusion)된 교차결합 가능 물질은 제2 포토레지스트 패턴(도 2d의 205)의 폴리머(Polymer)와 라디컬 교차 결합하여 0-교차결합 가능 물질-0 구조를 형성한다. 이러한 교차 결합을 통해, 제2 포토레지스트 패턴이 경화되어 경화된 제2 포토레지스트 패턴(205a)으로 형성되면서 식각 내성이 급격하게 증가한다.

<35> 한편, 도 2d에서 라디컬 제네레이터가 포함된 수용성 고분자 용액 코팅막(도 2d의 206)을 형성한 경우에는, 열처리에 의해 라디컬 제네레이터에서 라디컬 생성(Radical generation)이 이루어지면서 수용성 고분자 용액으로부터 포토레지스트 패턴(도 2d의 205)으로 라디컬 확산(Radical Diffusion)이 이루어진다. 이렇게 열처리를 실시하는 동안 라디컬 생성 및 확산이 이루어지고, 제2 포토레지스트 패턴(도 2d의 205) 내부로 확산(Diffusion)된 라디컬은 제2 포토레지스트 패턴(도 2d의 205)의 고분자와 라디컬 교차 결합하여 C-C 결합(Bonding)을 형성한다. 이러한 교차 결합을 통해, 제2 포토레지스트 패턴이 경화되어 경화된 제2 포토레지스트 패턴(205a)으로 형성되면서 식각 내성이 급격하게 증가한다.

<36> 도 2f를 참조하면, 경화된 제2 포토레지스트 패턴(도 2e의 205a)을 통해 노출된 영역의 총간 절연막(202)을 식각하여 하부의 접합부(도시되지 않음)가 노출되도록 비아홀

(207)을 형성한다. 이후, 제2 포토레지스트 패턴을 제거한다. 이로써, 트렌치(204) 및 비아홀(207)로 이루어진 듀얼 다마신 패턴(208)이 형성된다.

<37> 이후, 도면에는 도시되어 있지 않지만, 후속 공정에서 형성될 금속 배선의 금속 성분이 층간 절연막으로 침투하는 것을 방지하기 위하여 층간 절연막의 표면에 장벽 금속 층을 형성한 후, 비아 및 트렌치 내부에만 금속 시드층을 형성하고 전기 도금법으로 비아 및 트렌치를 금속 물질로 매립하여 금속 배선을 형성한다. 금속 배선이 형성된 후에는, 추가로 화학적 기계적 연마 공정을 실시하여 비아 및 트렌치 이외의 층간 절연막 상부에 형성된 얇은 금속막을 제거한다.

【발명의 효과】

<38> 상술한 바와 같이, 본 발명은 비아홀보다 트렌치를 먼저 형성하는 듀얼 다마신 공정에서 트렌치를 형성한 후 비아홀 영역을 정의하기 위한 포토레지스트 패턴을 식각 내성이 우수한 포토레지스트로 얇게 형성함으로써, 트렌치 영역에서도 포토레지스트 패턴의 두께에 의해 해상력이 저하되는 것을 방지하여 공정의 신뢰성을 향상시킬 수 있다.

【특허청구범위】**【청구항 1】**

충간 절연막이 형성되고, 상기 충간 절연막에는 소정의 패턴으로 트렌치가 형성된 반도체 기판이 제공되는 단계;

상기 트렌치에 비아홀 영역이 정의된 포토레지스트 패턴을 형성하는 단계;

전체 상부에 교차 결합 가능 물질이나 라디컬 제네레이터가 포함된 고분자 용액 코팅막을 형성하는 단계;

식각 내성이 증가하도록 베이킹 공정으로 상기 교차 결합 가능 물질이나 상기 라디컬 제네레이터를 상기 포토레지스트 패턴의 폴리머와 반응시켜 경화된 포토레지스트 패턴을 형성하는 단계;

상기 고분자 용액 코팅막을 제거하는 단계; 및

식각 공정으로 상기 충간 절연막에 비아홀을 형성하는 단계를 포함하며, 상기 경화된 포토레지스트 패턴에 의해 식각 내성이 증가되는 것만큼 상대적으로 상기 포토레지스트 패턴을 얇게 형성하는 것을 특징으로 하는 반도체 소자의 듀얼 다마신 패턴 형성 방법.

【청구항 2】

제 1 항에 있어서,

상기 교환 결합 가능 물질은 다기능 에테르나 다기능 알킬 할로 화합물인 것을 특징으로 하는 반도체 소자의 마스크 패턴 형성 방법.

【청구항 3】

제 2 항에 있어서,

상기 다기능 에테르는 메틸 에테르 또는 에틸 에테르인 것을 특징으로 하는 반도체 소자의 마스크 패턴 형성 방법.

【청구항 4】

제 2 항에 있어서,

상기 다기능 알킬 할로 화합물은 알킬 크롤로 화합물, 알킬 브로모 화합물, 알킬 이오도 화합물인 것을 특징으로 하는 반도체 소자의 마스크 패턴 형성 방법.

【청구항 5】

제 1 항에 있어서,

상기 노광 활성기 발생물은 썬멀 라디컬 제네레이터이나 그 유도체인 것을 특징으로 하는 반도체 소자의 마스크 패턴 형성 방법.

【청구항 6】

제 1 항에 있어서,

상기 고분자 용액 코팅막은 수용성 고분자 용액으로 형성하며, 용매로는 탈이온수를 사용하는 것을 특징으로 하는 반도체 소자의 듀얼 다마신 패턴 형성 방법.

【청구항 7】

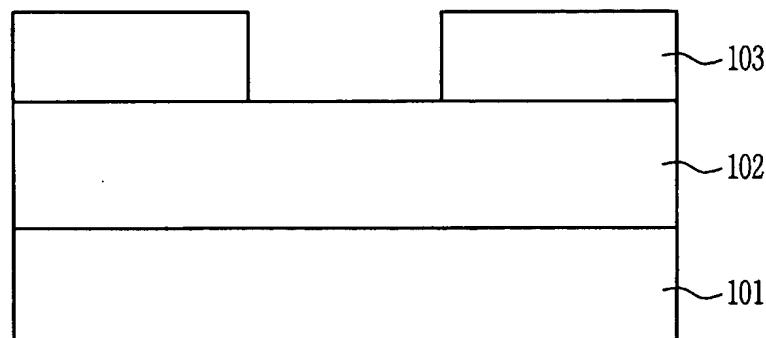
제 1 항에 있어서,

상기 베이킹 공정은 오븐이나 핫플레이트 가열 방식으로 실시하며, 50 내지 250°C에서 실시하는 것을 특징으로 하는 반도체 소자의 듀얼 다마신 패턴 형성 방법.

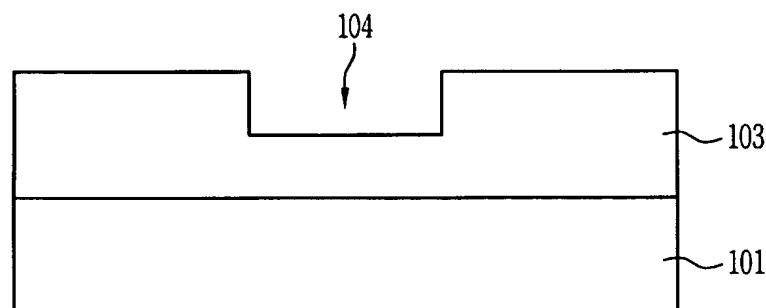
【도면】

【도 1】

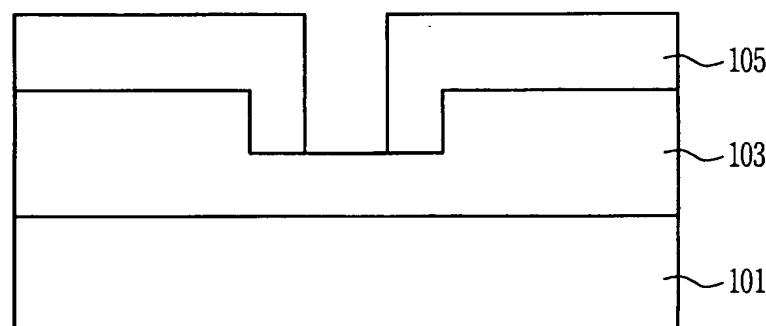
(a)



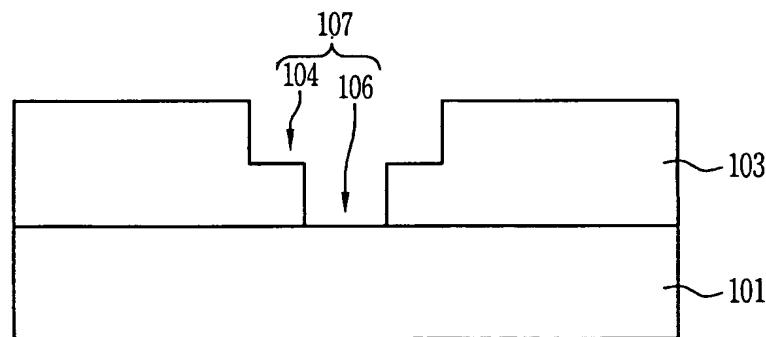
(b)



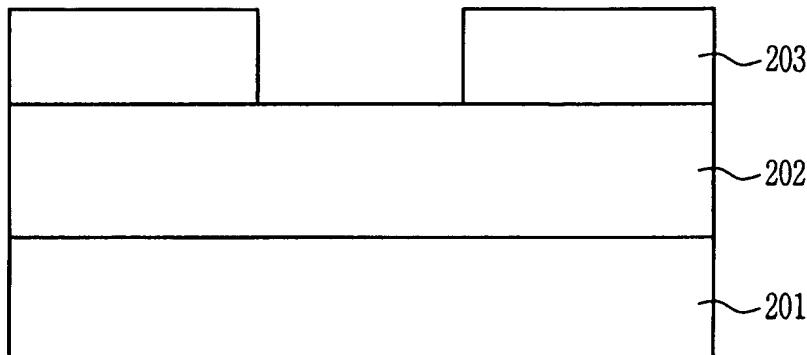
(c)



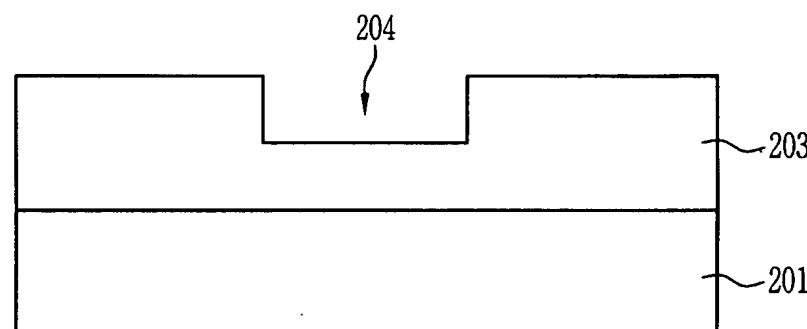
(d)



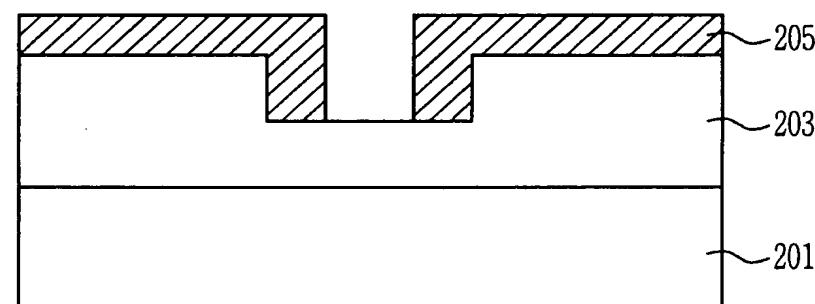
【도 2a】



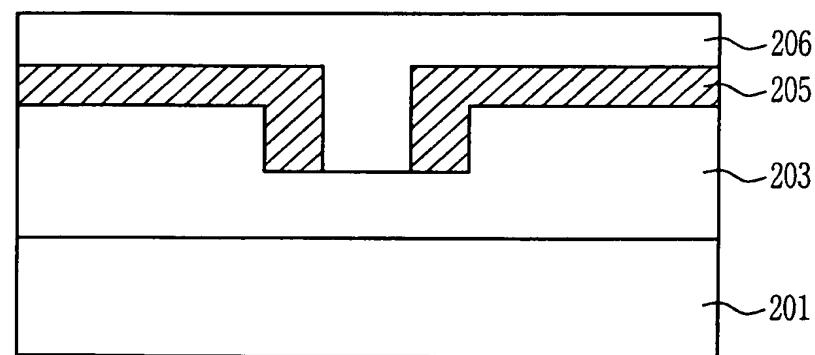
【도 2b】



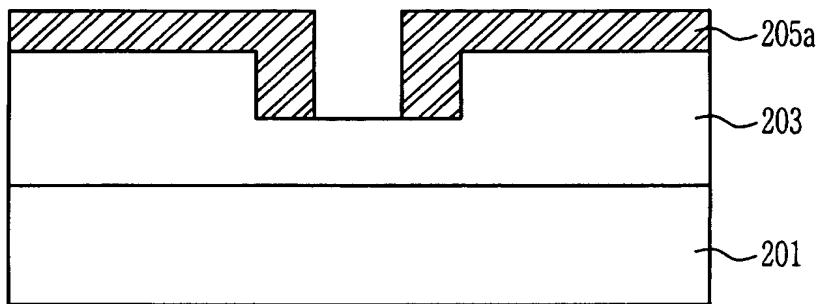
【도 2c】



【도 2d】



【도 2e】



【도 2f】

